

**ENGENHARIA DE COMPUTAÇÃO**

ARQUITETURA E ORGANIZAÇÃO BÁSICA DE COMPUTADORES - LABORATÓRIO

Exp. Nº8 **Operação de uma ula (unidade lógica aritmética)**

Turma: CP300TIN2 (Segunda-feira, 21h)

João Pedro de Oliveira Grangeiro - 222507

Leonardo Rossi de Oliveira - 222410

Lucas Camargo Oliveira - 222231

Natã Camargo Oliveira - 210399

Professor: Rafael Rodrigues da Paz

Sorocaba / SP

20/05/23

1. **PROCEDIMENTO EXPERIMENTAL**

O objetivo deste experimento é aprofundar o entendimento sobre o funcionamento e a aplicação de uma Unidade Lógica Aritmética (ULA) através da execução do procedimento experimental e da análise dos dados coletados. Para esse experimento, serão montados dois circuitos somadores completos, um de 1 bit e outro de 4 bits. Recomenda-se iniciar a montagem dos circuitos abrindo o software simulador Digital por meio do arquivo executável Digital.exe, conforme ilustrado nas Figuras 1.1 e 1.2.

Figura 1.1 – Local do arquivo executável Digital.exe.

Tela de computador com letras brancas em fundo preto

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

Figura 1.2 – Tela inicial do Software Digital.

Interface gráfica do usuário, Tabela

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

**1.1. Primeira Etapa – Circuito Somador Completo de 1 bit**

a primeira etapa do experimento, é necessário desenvolver um circuito Somador Completo de 1 bit. Esse circuito é capaz de realizar a adição binária de dois bits, levando em consideração o bit de entrada (carry-in). O circuito produz dois bits de saída, um para a soma e o outro para o carry-out (vai-um). Para construir esse circuito, serão utilizados 3 botões de entrada, 3 portas lógicas AND, 2 portas XOR e 1 porta OR com 3 entradas. Recomenda-se seguir o exemplo ilustrado na Figura 1.3, pois isso facilitará o processo de montagem e garantirá a configuração correta e o posicionamento adequado dos componentes.

Figura 1.3 – Circuito Somador Completo de 1 bit.

Diagrama, Esquemático

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

Para iniciar a construção do circuito, é recomendado inserir inicialmente os três componentes de entrada e nomeá-los conforme o exemplo apresentado na Figura 1.4. Em seguida, adicione três portas lógicas do tipo *AND* com duas entradas e posicione-as de acordo com a ilustração da Figura 1.5. Após a inserção das portas *AND*, insira as portas *XOR* conforme mostrado na Figura 1.6. Em seguida, adicione uma porta *OR* com três entradas, seguindo o exemplo apresentado na Figura 1.7. Para finalizar o circuito, insira os LEDs de saída, como ilustrado na Figura 1.8. Para prosseguir com o procedimento, inclua um "Caso de teste" contendo os dados de teste indicados na Figura 1.9. Realize a conexão adequada de todos os componentes para concluir o processo de montagem do circuito Somador de 1 bit.

Figura 1.4 – Entradas do circuito somador de 1 bit.

Interface gráfica do usuário, Texto, Aplicativo

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

Figura 1.5 – Portas *AND* com 2 entradas.

Diagrama

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

Figura 1.6 – Portas *XOR* com 2 entradas.

Diagrama

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

,

Figura 1.7 – Porta *OR* com 3 entradas.

Interface gráfica do usuário

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

Figura 1.8 – LEDs para Saída.

Gráfico

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

Figura 1.9 – Caso de Teste do Circuito Somador de 1 bit.

Tabela

Descrição gerada automaticamente com confiança média

Fonte: Próprio Autor, 2023.

**1.2. Segunda Etapa – Circuito Somador Completo de 4 bits**

Na etapa subsequente do experimento, é altamente recomendado fazer uso do circuito ilustrado na figura 1.10 como referência primordial para a realização da montagem de um circuito somador completo de 4 bits**.**

Figura 1.10 – Circuito Somador de 4 bits.

Diagrama, Esquemático

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

Para validar o circuito somador de 4 bits, é recomendável criar uma tabela verdade para realizar testes e garantir a correta funcionalidade do circuito. Para facilitar a organização, é aconselhável renomear cada componente de entrada e saída, clicando com o botão direito e realizando a renomeação correspondente. É importante seguir a referência fornecida, a figura 1.11, ao elaborar a tabela de testes, a fim de evitar possíveis erros na validação do circuito.

Figura 1.11 – Caso de Teste do Circuito Somador de 4 bits.

Fonte: Próprio Autor, 2023.

1. **ANÁLISE DE DADOS**

Durante a análise de dados, é possível observar as demonstrações funcionais dos circuitos montados ao longo do experimento, bem como sua validação por meio das Tabelas Verdade e Gráficos de Ondas. Após a montagem dos circuitos, é possível realizar a simulação clicando no botão "iniciar", conforme ilustrado na Figura 2.1.

Figura 2.1 -Botão para Iniciar a Simulação do Circuito.

Interface gráfica do usuário, Aplicativo

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

**2.1. Circuito Somador Completo de 1 bit**

Os resultados dos testes foram validados com sucesso, demonstrando conformidade com o objetivo proposto. Pode-se concluir que o circuito somador completo de 1 bit foi montado com êxito, conforme evidenciado nas Figuras 2.2 e 2.3.

Figura 2.2 – Tabela Verdade e Gráfico de Ondas do Circuito Somador de 1 bit.

Tabela

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

Figura 2.3 – Demonstração Funcional do Primeiro Circuito.

Diagrama, Esquemático

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

**2.2. Circuito Somador Completo de 4 bits**

Com base nos testes realizados (conforme ilustrado na Figura 2.5), onde foram comparadas as combinações possíveis e validadas através da tabela verdade (Figura 2.4), conclui-se que o Circuito Somador Completo de 4 bits montado durante o experimento alcançou o resultado esperado.

Figura 2.4 – Tabela Verdade e Gráfico de Ondas do Circuito Somador de 4 bits.

Uma imagem contendo Diagrama

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.

Figura 2.5 – Demonstração Funcional do Segundo Circuito.

Diagrama, Esquemático

Descrição gerada automaticamente

Fonte: Próprio Autor, 2023.